

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2004 年 3 月 18 日 (18.03.2004)

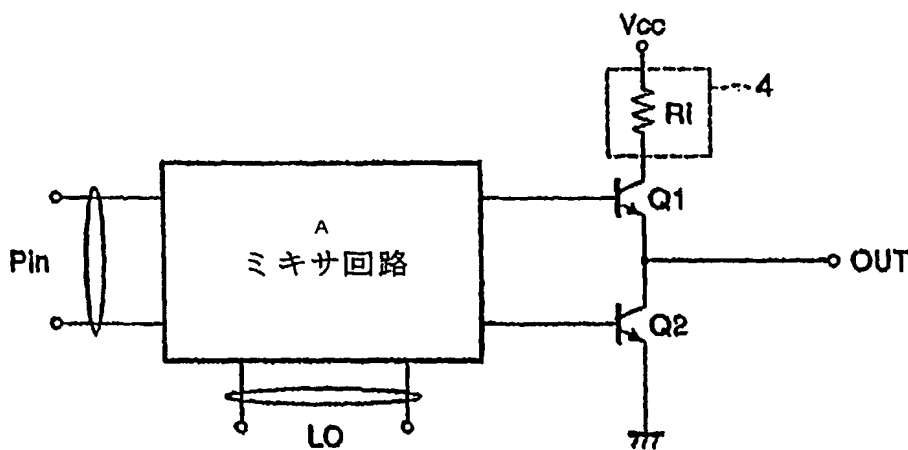
PCT

(10) 国際公開番号  
WO 2004/023650 A1

- (51) 国際特許分類: H03F 3/30, H03D 7/14 (72) 発明者; および  
(75) 発明者/出願人 (米国についてのみ): 百々 秀彰  
(DODO, Hideaki) [JP/JP]; 〒108-8001 東京都 港区 芝  
五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2003/011401
- (22) 国際出願日: 2003 年 9 月 8 日 (08.09.2003) (74) 代理人: 宮崎 昭夫, 外 (MIYAZAKI, Teruo et al.); 〒  
107-0052 東京都 港区 赤坂 1 丁目 9 番 2 〇号 第 1 6 興  
和ビル 8 階 Tokyo (JP).
- (25) 国際出願の言語: 日本語 (81) 指定国 (国内): CN, US.
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2002-262837 2002 年 9 月 9 日 (09.09.2002) JP 添付公開書類:  
— 国際調査報告書
- (71) 出願人 (米国を除く全ての指定国について): 日本電気  
株式会社 (NEC CORPORATION) [JP/JP]; 〒108-8001  
東京都 港区 芝五丁目 7 番 1 号 Tokyo (JP). 2 文字コード及び他の略語については、定期発行される  
各 PCT ガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

(54) Title: PUSH-PULL AMPLIFIER AND FREQUENCY CONVERSION CIRCUIT

(54) 発明の名称: プッシュプル増幅器及び周波数変換回路



A... MIXER CIRCUIT

(57) Abstract: As an output amplifier of a frequency conversion circuit, it is possible to use a push-pull amplifier requiring little consumption current and capable of obtaining a high gain. The push-pull amplifier has a voltage drop circuit for lowering the upper stage transistor collector potential than the power source potential. The voltage drop circuit, for example, has a configuration that a resistor is inserted between the upper stage transistor collector and the power source.

(57) 要約: 周波数変換回路の出力増幅器として、消費電流が少なく、高利得が得られるプッシュプル増幅器を使用する。そして、プッシュプル増幅器は、上段トランジスタのコレクタ電位を電源電位よりも低くするための電圧降下回路を有する構成とする。電圧降下回路としては、例えば上段トランジスタのコレクタと電源間に抵抗器を挿入した構成とする。

Rec'd CT/PTO

04 MAR 2005

## 明細書

## プッシュプル増幅器及び周波数変換回路

## 技術分野

本発明は無線通信システムで用いるプッシュプル増幅器及び周波数変換回路に関する。

## 背景技術

近年、携帯電話機、無線LAN、Bluetooth、あるいは高速道路通信システム（ITS）等のように、無線通信システムを用いた様々なサービスが急速に普及しつつある。このような無線通信システムで用いる移動端末装置では、高機能化と共に小型軽量化が進み、そのRF（Radio Frequency）部には一層の低消費電力化が求められている。

上述した各種無線通信システムにおいては、信号周波数を他の周波数に変換する周波数変換回路が重要なキーコンポーネントの一つとなる。周波数変換回路は、局部発振周波数信号（以下、LO信号と称す）を用いて、送信系では比較的低い周波数である信号処理用のIF（Intermediate Frequency）信号を比較的高い周波数である送信用のRF信号に変換する回路として使用される。また、受信系ではRF信号をIF信号に変換する回路として使用される。その際、周波数変換回路には、送受信に不要な周波数成分を除去する目的で、出力側へ漏洩するLO信号成分を低減することが要求される。特に、送信系の周波数変換回路では、LO信号とRF信号の周波数が近いため、送信出力へ漏洩するLO信号成分の低減がより厳しく求められる。

周波数変換回路の一般的な構成を第1図に示す。

第1図に示すように、周波数変換回路1は、LO信号（LO）を用いて入力信号（Pin）の周波数を変換するミキサ回路2と、ミキサ回路2の出力信号を増幅する出力増幅器3とを有する構成である。以下では、ミキサ回路2の出力信号を周波数変換信号と称し、出力増幅器3の出力信号を周波数変

換出力信号と称する。

第1図に示すミキサ回路2には、差動回路の対称性を利用することで出力側へのLO信号成分の漏洩を抑制できる、ギルバートセルと呼ばれるダブルバランス型の回路が広く使用されている（例えば、特開平11-74733号公報、及び特開2002-124834号公報参照）。第2図に、このギルバートセルの回路構成例を示す。

第2図に示すように、ギルバートセルは、入力信号（第2図ではIF）を電圧-電流変換する差動構成の入力信号増幅部21と、2組の差動回路を備えたスイッチ部22とを有し、周波数変換信号として入力信号（IF）とLO信号（LO）とをミキシング（乗算）した結果を出力する構成である。ギルバートセルは、2つの出力端子からそれぞれ同位相で、かつ同振幅のLO信号成分を出力するため、それらの差信号を取り出すことでLO信号成分を相殺することができる。

第3図は第1図に示した出力増幅器として差動増幅回路を用いた従来の周波数変換回路の構成を示す回路図である。

第3図に示す周波数変換回路は、ミキサ回路が上記ギルバートセルで構成され、出力増幅器が差動増幅回路で構成された例である。このような構成では、ミキサ回路から出力された2つの周波数変換信号が、差動増幅回路が備えるトランジスタQ21、Q22に入力され、トランジスタQ21からそれらの差信号である周波数変換出力信号が出力される。

ここで、差動増幅回路のトランジスタQ21、Q22の入力インピーダンスが等しい場合、ミキサ回路の2つの出力端子に接続される負荷インピーダンスがそれぞれ等しくなるため、ミキサ回路の2つの出力端子からは、同位相でかつ同振幅のLO信号成分が出力される。したがって、差動増幅回路で構成された出力増幅器によってLO信号成分が相殺され、周波数変換出力信号に漏洩するLO信号成分が低減される。このため差動増幅回路は周波数変換回路の出力増幅器として広く利用されている。

ところで、第1図に示した周波数変換回路1の出力増幅器3には、第4図に示すようなプッシュプル増幅器も使用することができる。

第4図に示すように、プッシュプル増幅器は、コレクタに電源電圧が供給される上段トランジスタQ31と、エミッタが接地された下段トランジスタQ32とを有し、上段トランジスタQ31のエミッタと下段トランジスタQ32のコレクタとが接続された構成である。第4図に示す従来のプッシュプル増幅器では、上段トランジスタQ31のコレクタが電源Vccに直結されている。このような構成は、上段トランジスタQ31がエミッタフォロワとして動作し、下段トランジスタQ32がエミッタ接地増幅器として動作する。

第5図は第4図に示したプッシュプル増幅器を出力増幅器として使用した従来の周波数変換回路の構成を示す回路図である。

第5図に示す周波数変換回路は、ミキサ回路が上記ギルバートセルで構成され、出力増幅器が第4図に示したプッシュプル増幅器で構成された例である。第5図に示すプッシュプル増幅器の上段トランジスタQ31のベース及び下段トランジスタQ32のベースには、各々のトランジスタを所定の動作点で動作させるために、第1のバイアス回路31及び第2のバイアス回路32から所定のバイアス電圧が供給される。また、ミキサ回路から出力される2つの周波数変換信号はキャパシタC4、C5を介して上段トランジスタQ31のベース及び下段トランジスタQ32のベースに入力される。

このような構成では、ミキサ回路から出力された2つの周波数変換信号がプッシュプル増幅器の上段トランジスタQ31及び下段トランジスタQ32に入力され、それらの差信号が増幅されて上段トランジスタQ31と下段トランジスタQ32の接続ノードから周波数変換出力信号として出力される。

なお、第2図～第5図は、ミキサ回路の入力信号増幅部にIF信号(IF)を入力し、スイッチ部にLO信号(LO)を入力し、周波数変換信号及び周波数変換出力信号としてRF信号(RF)を出力する構成例を示している。周波数変換回路からIF信号を取り出す場合は、例えば、入力信号増幅部にRF信号を入力し、スイッチ部にLO信号を入力すればよい。

上述したように、従来の周波数変換回路では、出力増幅器として第3図に示した差動増幅回路が広く使用されている。しかしながら、差動増幅回路で所望の利得を得るためには、ミキサ回路と同程度か、あるいはそれ以上の消

費電流が必要となるため、低消費電力化の実現が困難であるという問題がある。

一方、プッシュプル増幅器を周波数変換回路の出力増幅器として使用すると、上段トランジスタの入力インピーダンスと下段トランジスタの入力インピーダンスとが異なるという問題がある。

以下、プッシュプル増幅器の入力インピーダンスについて第6図を用いて説明する。

第6図は第4図に示したプッシュプル増幅器の上段トランジスタの等価回路図である。

第6図に示す  $r_b$  は上段トランジスタのベース抵抗であり、 $I_b$  はベース電流である。また、 $r_\pi$  は上段トランジスタのエミッタ抵抗であり、 $C_\pi$  はエミッタ容量、 $g_m$  は相互コンダクタンス、 $\beta$  は電流増幅率である。

ここで、上段トランジスタの負荷インピーダンスとなる下段トランジスタのインピーダンスを  $Z_L$  とすると、入力電圧  $V_i$  及び上段トランジスタのエミッタインピーダンス  $Z_E$  は以下の式(1)、(2)で表すことができる。

$$V_i = r_b \times I_b + Z_E \times I_b + Z_L \times (I_b + g_m \times Z_E \times I_b) \quad \dots\dots(1)$$

$$Z_E = \frac{r_\pi(1 - j\omega r_\pi C_\pi)}{1 + \omega^2 r_\pi^2 C_\pi^2} \quad \dots\dots(2)$$

したがって、上段トランジスタの入力インピーダンス  $Z_{i1}$  は以下の式(3)のようになる。

$$Z_{i1} = \frac{V_i}{I_b} = r_b + Z_E + Z_L \times \left(1 + Z_E \times \frac{\beta}{r_\pi}\right) \quad \dots\dots(3)$$

また、下段トランジスタの入力インピーダンス  $Z_{i2}$  は、エミッタ接地であるため、以下の式(4)で表すことができる。

$$Z_{i2} = r_b + Z_E \quad \dots\dots(4)$$

式(3)と式(4)とを比較すると、上段トランジスタの入力インピーダンス  $Z_{i1}$  は、下段トランジスタの入力インピーダンス  $Z_{i2}$  よりも、式(3)

の右辺第3項の

$$Z_L \times \left( 1 + Z_E \times \frac{\beta}{r_\pi} \right)$$

だけ大きいことが分かる。

このため、第4図に示したプッシュプル増幅器を周波数変換回路の出力増幅器として使用すると、ミキサ回路の出力側から見た負荷インピーダンスがアンバランスとなり、ミキサ回路の2つの出力端子から出力されるLO信号成分の位相及び振幅が一致しなくなるため、出力増幅器から大きなLO信号成分が出力されてしまう。

プッシュプル増幅器は、差動増幅回路よりも消費電流が少なく、かつ高利得が得られるという特徴を有するが、上述した入力インピーダンスがアンバランスであることから、周波数変換回路の出力増幅器として使用し難く、差動増幅回路ほど使用されていない。

本発明の目的は、出力信号へ漏洩するLO信号成分を増大させることなく、消費電流が少なく、かつ高利得な出力増幅器を有する周波数変換回路を提供することにある。

#### 発明の開示

上記目的を達成するため本発明の周波数変換回路では、出力増幅器として、消費電流が少なく、高利得が得られるプッシュプル増幅器を使用する。そして、本発明のプッシュプル増幅器は、上段トランジスタのコレクタ電位を電源電位よりも低くするための電圧降下回路を有する構成である。電圧降下回路としては、例えば上段トランジスタのコレクタと電源間に挿入された抵抗器を備えた構成とする。

このような電圧降下回路を有するプッシュプル増幅器では、電圧降下回路により上段トランジスタのコレクタに電源電位よりも低い電圧が供給されるため、上段トランジスタの電流増幅率 $\beta$ が減少し、上述した式(3)の右辺第3項の値が減少する。したがって、上段トランジスタの入力インピーダン

スが下段トランジスタの入力インピーダンスに近づき、入力インピーダンスのアンバランスが改善される。

上記プッシュプル増幅器を出力増幅器として備える本発明の周波数変換回路では、ミキサ回路の負荷インピーダンスのアンバランスが改善されるため、周波数変換回路の周波数変換出力信号に漏洩する局部発振周波数信号成分の増大が抑制される。

よって、周波数変換出力信号への局部発振周波数信号成分の漏洩を増大させることなく、消費電流が少なく、かつ高利得が得られる出力増幅器を備えた周波数変換回路を実現できる。

特に、電圧降下回路として、上段トランジスタのコレクタと電源間に抵抗器を挿入した構成では、回路構成が簡単であるため周波数変換回路の回路規模を増大させることがない。

#### 図面の簡単な説明

第1図は、周波数変換回路の一般的な構成を示すブロック図であり、

第2図は、ミキサ回路として用いられるギルバートセルの構成を示す回路図であり、

第3図は、差動増幅回路を出力増幅器として用いた従来の周波数変換回路の構成を示す回路図であり、

第4図は、出力増幅器として用いられる従来のプッシュプル増幅器の構成を示す回路図であり、

第5図は、第4図に示したプッシュプル増幅器を出力増幅器として用いた従来の周波数変換回路の構成を示す回路図であり、

第6図は、第4図に示したプッシュプル増幅器の上段トランジスタの等価回路図であり、

第7図は、本発明の周波数変換回路で用いる出力増幅器の一構成例を示す回路図であり、

第8図は、第7図に示した出力増幅器を有する周波数変換回路の構成を示すブロック図であり、

第9図は、本発明の周波数変換回路の一構成例を示す回路図であり、

第10図は、第9図に示した周波数変換回路の、抵抗器 $R_i$ に対する、利得、雑音、 $P_{1dB}$ 特性を示すグラフであり、

第11図は、第9図に示した出力増幅器の、抵抗器 $R_i$ に対する入力インピーダンス特性を示すグラフであり、

第12図は、出力増幅器にダイオードを用いた本発明の周波数変換回路の一構成例を示す回路図であり、

第13図は、ミキサ回路にシングルバランス型回路を用いた本発明の周波数変換回路の一構成例を示す回路図である。

発明を実施するための最良の形態

次に本発明について図面を参照して説明する。

本発明の周波数変換回路は、出力増幅器として、消費電流が少なく、高利得が得られるプッシュプル増幅器を使用する。

第7図に示すように、本発明のプッシュプル増幅器は、コレクタに所定の電圧が供給される上段トランジスタ（第1のトランジスタ） $Q_1$ と、エミッタが接地された下段トランジスタ（第2のトランジスタ） $Q_2$ と、上段トランジスタ $Q_1$ のコレクタ電位を電源電位よりも低くするための電圧降下回路4とを有し、上段トランジスタ $Q_1$ のエミッタと下段トランジスタ $Q_2$ のコレクタとが接続された構成である。

電圧降下回路4は、例えば、第7図に示すように上段トランジスタ $Q_1$ のコレクタと電源 $V_{cc}$ 間に挿入された抵抗器 $R_i$ を有する構成とする。

このプッシュプル増幅器を、第8図に示すように周波数変換回路の出力増幅器として使用することにより、ミキサ回路の出力側から見た負荷インピーダンスのアンバランスが改善され、周波数変換回路の周波数変換出力信号に漏洩するLO信号成分の増大が抑制される。

ここで、プッシュプル増幅器の上段トランジスタ $Q_1$ のコレクタ電位を電源電位よりも低くすることで、上段トランジスタ $Q_1$ と下段トランジスタ $Q_2$ の入力インピーダンスのアンバランスが改善される理由を説明する。



第7図に示すように、プッシュプル増幅器の上段トランジスタQ1のコレクタと電源Vcc間に電圧降下回路4として抵抗器Riを挿入し、上段トランジスタQ1のコレクタ電位を電源電位から低下させると、上段トランジスタQ1のベース・コレクタ間電圧が低下する。上段トランジスタQ1のベース・コレクタ間にはpn接合に対して逆方向電圧が印加されているため、ベース・コレクタ間電圧の低下によりその空乏層幅が減少し、ベース・コレクタ間の寄生容量C<sub>bc</sub>が増大する。

ベース・コレクタ間の寄生容量C<sub>bc</sub>が増大すると、第6図（上段トランジスタの等価回路）の点線で示したパス（C<sub>bc</sub>）のインピーダンスが小さくなり、ベース・コレクタ間に流れる電流が増加する。

このとき、ベース・エミッタ間電圧は変化しないため、ベース・エミッタ間に流れる電流とベース・コレクタ間に流れる電流とを加算した電流に等しいベース電流は、ベース・コレクタ間に流れる電流が増加した分だけ増加する。

したがって、上段トランジスタQ1の電流増幅率 $\beta$ が減少し、上述した式(3)の右辺第3項の値が減少するため、上段トランジスタQ1の入力インピーダンスZ<sub>i1</sub>が下段トランジスタQ2の入力インピーダンスZ<sub>i2</sub>に近づく。その結果、上段トランジスタQ1と下段トランジスタQ2の入力インピーダンスのアンバランスが改善される。

本発明のように、プッシュプル増幅器の上段トランジスタQ1のコレクタ電位を電源電位から低下させても、エミッタフォロワのコレクタ電位を低下させたことに過ぎないため、プッシュプル増幅器としての利得、線形性、及び雑音特性などは劣化しない。よって、上述したプッシュプル増幅器の特徴を生かすことが可能であり、第8図に示した構成は、周波数変換出力信号へのLO信号成分の漏洩が増大することなく、消費電流が少なく、かつ高利得が得られる周波数変換回路を実現できる。

特に、第7図及び第8図に示すように、電圧降下回路4として上段トランジスタQ1のコレクタと電源Vcc間に抵抗器Riを挿入した構成では、回路構成が簡単であるため周波数変換回路の回路規模を増大させることがない。

さらに、上段トランジスタQ1のコレクタと電源間に挿入する抵抗器R<sub>i</sub>として可変抵抗器を用いれば、周波数変換出力信号に漏洩するLO信号成分量を可変抵抗器により調整することが可能となる。

次に、本発明の周波数変換回路の具体的な構成について図面を用いて説明する。

第9図は本発明の周波数変換回路の一構成例を示す回路図である。なお、第9図は、LO信号を用いてIF信号をRF信号にアップコンバージョンする、送信系で用いる周波数変換回路の構成例を示している。

第9図に示すように、本発明の周波数変換回路は、ギルバートセルを用いたミキサ回路5と、第7図に示したプッシュプル増幅器を用いた出力増幅器6とを有する構成である。

プッシュプル増幅器の上段トランジスタQ1のベース及び下段トランジスタQ2のベースには、各々のトランジスタを所定の動作点で動作させるために、第1のバイアス回路61及び第2のバイアス回路62から所定のバイアス電圧が供給されている。また、ミキサ回路5から出力された2つの周波数変換信号は、キャパシタC1、C2を介して上段トランジスタQ1のベース及び下段トランジスタQ2のベースに入力される。

第9図に示したミキサ回路5は、入力信号(IF)が入力信号増幅部の一方の入力端子にのみ供給される構成であり、他方の入力端子はキャパシタC3を介して接地されている。また、入力信号増幅部の2つの入力端子には、第3のバイアス回路51から所定のバイアス電圧がそれぞれ供給されている。LO信号はミキサ回路5のスイッチ部に入力される。

第9図に示したミキサ回路5は、LO信号を用いてIF信号である入力信号からRF信号に周波数変換する回路であり、ミキサ回路5から出力された2つの周波数変換信号は、プッシュプル増幅器の上段トランジスタQ1及び下段トランジスタQ2に入力され、プッシュプル増幅器により差信号が増幅されて周波数変換出力信号として出力される。

第10図に、第9図に示した周波数変換回路の、出力周波数が5GHzにおける抵抗器R<sub>i</sub>の値に対するLOリーク(L0leak)、利得(Gain)、雑音

(NF)、 $P_{1dB}$  ( $1dB$ 利得圧縮点)の変化を示す。なお、第10図の左縦軸は利得、雑音、 $P_{1dB}$ を示し、右縦軸は $LO$ リーク量を示している。また、第10図はプッシュプル増幅器の上段トランジスタ $Q_1$ のコレクタと電源 $V_{cc}$ 間に挿入する抵抗器 $R_i$ による電圧降下が $0.2V$ になるまでの特性を示している。

第10図に示すように、本発明の周波数変換回路では、周波数変換出力信号への $LO$ 信号成分の漏洩量 ( $LO$ リーク量) が抵抗器 $R_i$ の増大とともに小さくなり、例えば $R_i = 45\Omega$ の時、抵抗器 $R_i$ が無いときと比べて $13dBm$ 程度改善されていることが分かる。一方、出力増幅器の利得、雑音、 $P_{1dB}$ は、ほぼ不変であり、抵抗器 $R_i$ を設けてもこれらのパラメータに大きな影響を与えないことが分かる。

第9図に示した本発明のプッシュプル増幅器の消費電流は約 $5mA$ であり、同様の利得が得られるように出力増幅器として差動増幅回路を用いた場合の消費電流は約 $12mA$ となる。したがって、本発明のプッシュプル増幅器の消費電流は差動増幅回路に比べて半分以下であり、低消費電力化に有利であることが分かる。

第11図に、本発明のプッシュプル増幅器の抵抗器 $R_i$ の値に対する上段トランジスタの入力インピーダンス $Z_{i1}$ と下段トランジスタの入力インピーダンス $Z_{i2}$ の変化を示す。なお、第11図は、第10図と同様に抵抗器 $R_i$ による電圧降下が $0.2V$ までの特性を示している。

第11図に示すように、上段トランジスタ $Q_1$ の入力インピーダンス $Z_{i1}$ は抵抗器 $R_i$ の値の増大とともに減少し、下段トランジスタ $Q_2$ の入力インピーダンス $Z_{i2}$ の値に接近していくことが分かる。これは、上述の説明と一致しており、抵抗器 $R_i$ による電圧降下によりプッシュプル増幅器の入力インピーダンスのアンバランスが解消される。

なお、上記説明では、本発明のプッシュプル増幅器が備える電圧降下回路として、上段トランジスタ $Q_1$ のコレクタと電源 $V_{cc}$ 間に抵抗器 $R_i$ を挿入する構成を例示したが、第12図に示す出力増幅器7のように、電源 $V_{cc}$ 側にアノードが接続され、上段トランジスタ $Q_1$ のコレクタ側にカソード

が接続された、電源  $V_{cc}$  から上段トランジスタ  $Q_1$  のコレクタに向かって順方向となるダイオード  $D_i$  を有する構成でもよい。

また、上記説明では、本発明の周波数変換回路が有するミキサ回路として、ダブルバランス型のミキサ回路であるギルバートセルを用いる構成を例示したが、第 13 図に示すようなシングルバランス型のミキサ回路 8 を用いてもよい。

第 13 図に示すシングルバランス型のミキサ回路 8 は、入力信号を電圧－電流変換する入力信号増幅部 81 と、差動回路であるスイッチ部 82 とを有し、周波数変換信号として入力信号 ( $I_F$ ) と  $LO$  信号とをミキシング (乗算) した結果を出力する構成である。このような構成でも、2つの出力端子からそれぞれ同位相で、かつ同振幅の  $LO$  信号成分が出力されるため、それらの差信号を取り出すことで  $LO$  信号成分を相殺できる。

さらに、上記説明では、 $LO$  信号を用いて  $I_F$  信号を  $RF$  信号にアップコンバージョンする周波数変換回路に本発明の出力増幅器を適用する構成を例示したが、本発明の出力増幅器は  $LO$  信号を用いて  $RF$  信号から  $I_F$  信号にダウンコンバージョンする周波数変換回路に適用してもよい。

## 請求の範囲

1. 接地電位よりも高い所定電圧がコレクタから供給される第1のトランジスタと、

エミッタが接地され、コレクタが前記第1のトランジスタのエミッタに接続された第2のトランジスタと、

を有し、前記第1のトランジスタのベース及び第2のトランジスタのベースに入力される2つの信号の差信号を増幅し、前記第1のトランジスタのエミッタと前記第2のトランジスタのコレクタの接続点から出力するプッシュプル増幅器であって、

前記第1のトランジスタのコレクタに、電源電位よりも低い電圧を供給するための電圧降下回路を有するプッシュプル増幅器。

2. 前記電圧降下回路は、

前記第1のトランジスタのコレクタと前記電源間に挿入された抵抗器を有する請求項1記載のプッシュプル増幅器。

3. 前記電圧降下回路は、

前記第1のトランジスタのコレクタと前記電源間に挿入された可変抵抗器を有する請求項1記載のプッシュプル増幅器。

4. 前記電圧降下回路は、

前記第1のトランジスタのコレクタと前記電源間に挿入された、前記電源から前記第1のトランジスタのコレクタに向かって順方向となるダイオードを有する請求項1記載のプッシュプル増幅器。

5. 局部発振周波数信号を用いて入力信号の周波数を変換するミキサ回路と、

請求項1記載のプッシュプル増幅器から構成される、前記ミキサ回路から出力された2つの信号が前記第1のトランジスタのベース及び第2のトランジスタのベースに入力される出力増幅器と、

を有する周波数変換回路。

6. 前記ミキサ回路は、

ダブルバランス型である請求項5記載の周波数変換回路。

7. 前記ミキサ回路は、

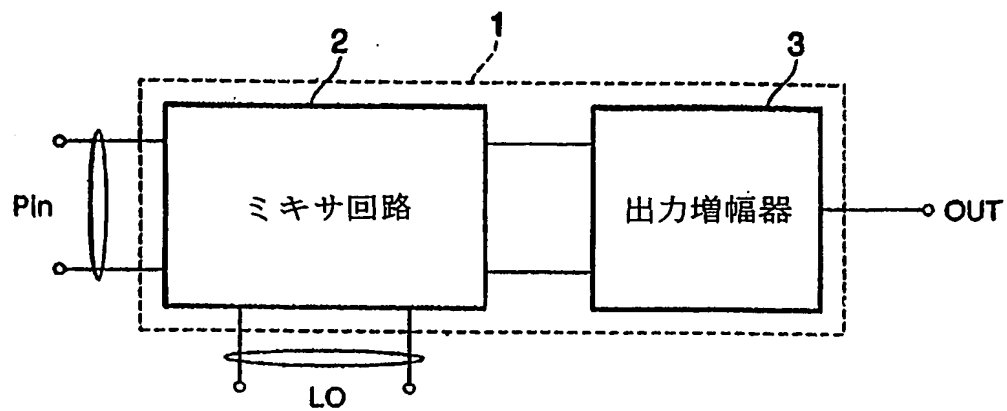
シングルバランス型である請求項 5 記載の周波数変換回路。

8. 前記ミキサ回路は、

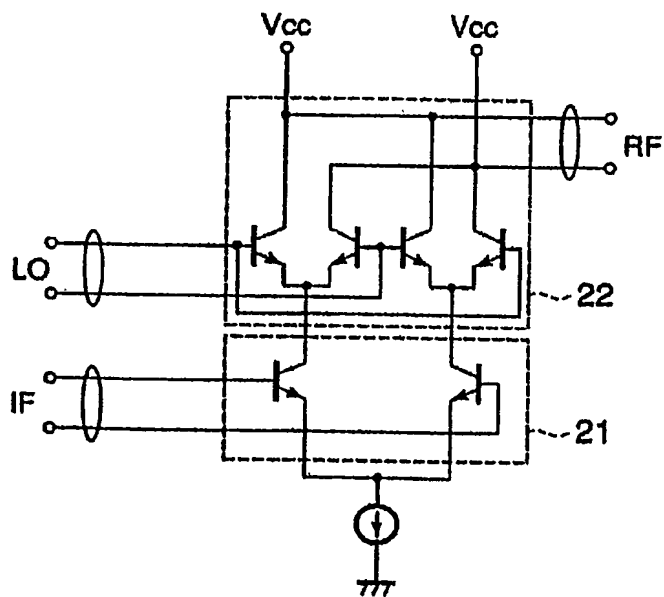
前記入力信号を、該入力信号よりも高い周波数に変換する請求項 5 記載の周波数変換回路。

9. 前記ミキサ回路は、

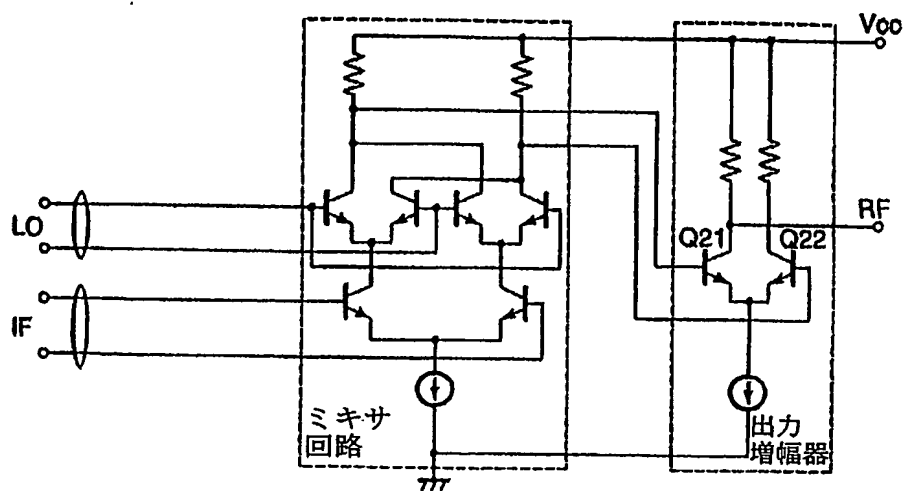
前記入力信号を、該入力信号よりも低い周波数に変換する請求項 5 記載の周波数変換回路。



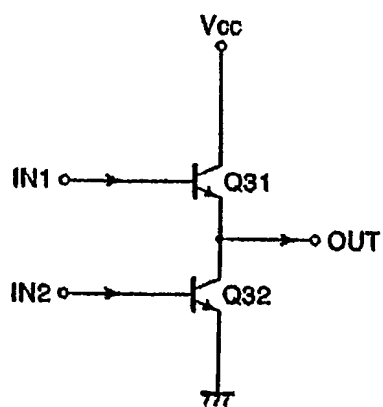
第 1 図 (従来技術)



第 2 図 (従来技術)

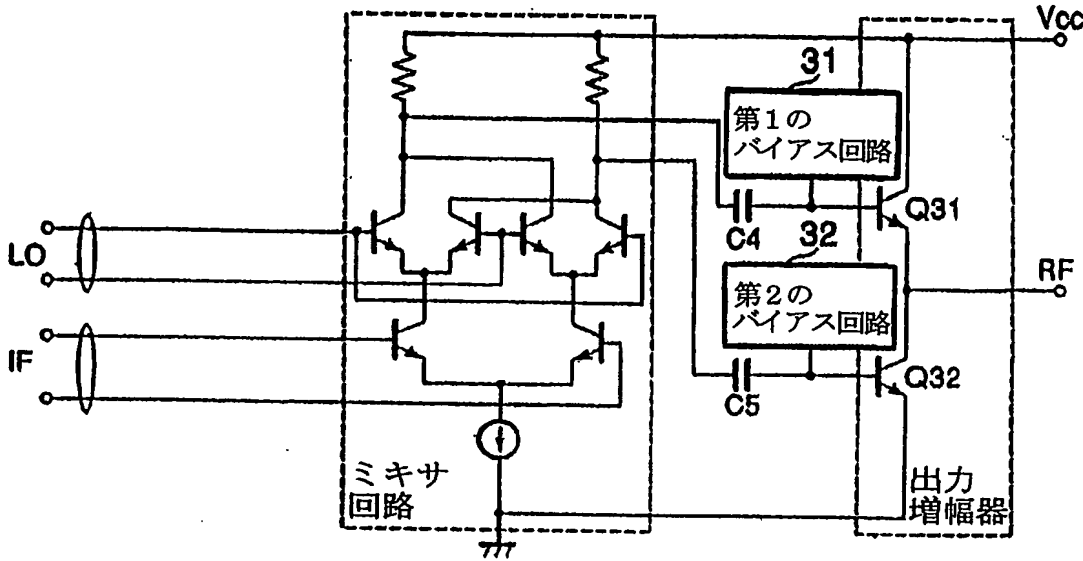


第 3 図 (従来技術)

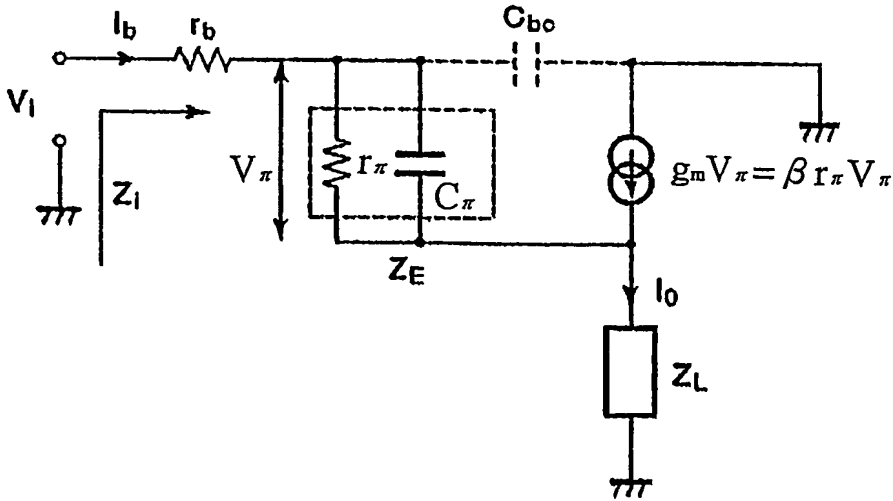


第 4 図 (従来技術)

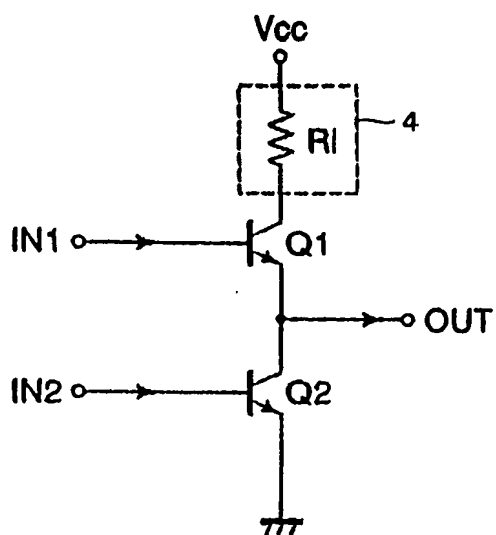




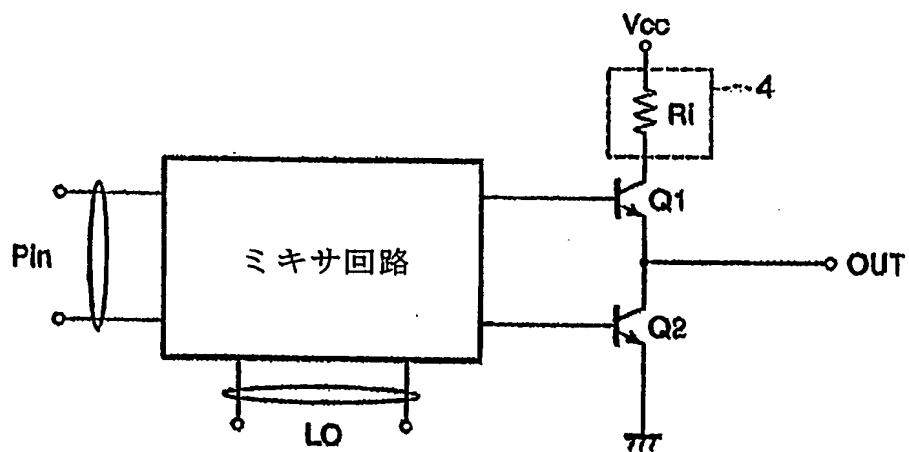
第5図 (従来技術)



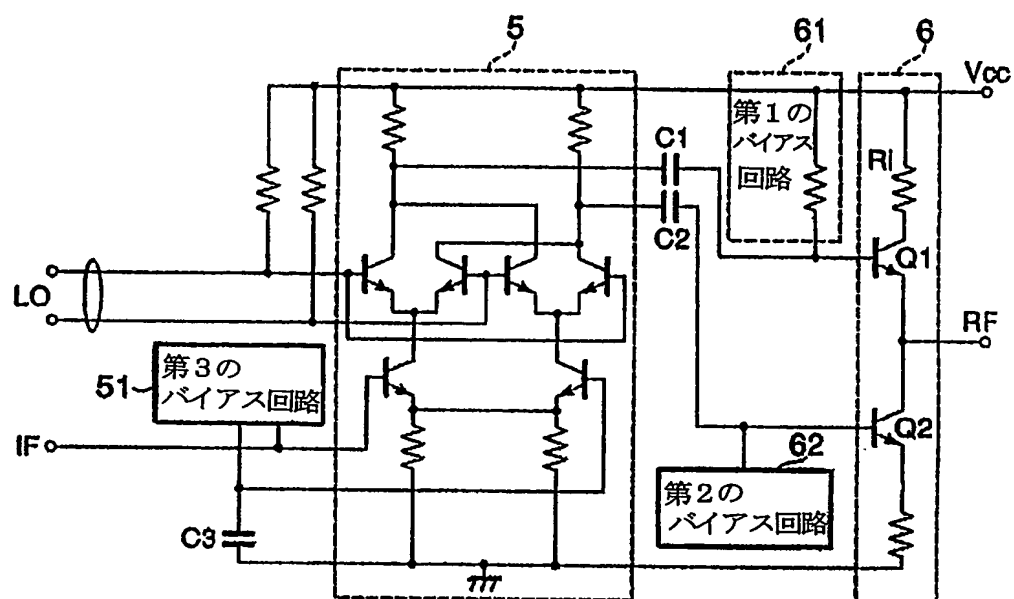
第6図 (従来技術)



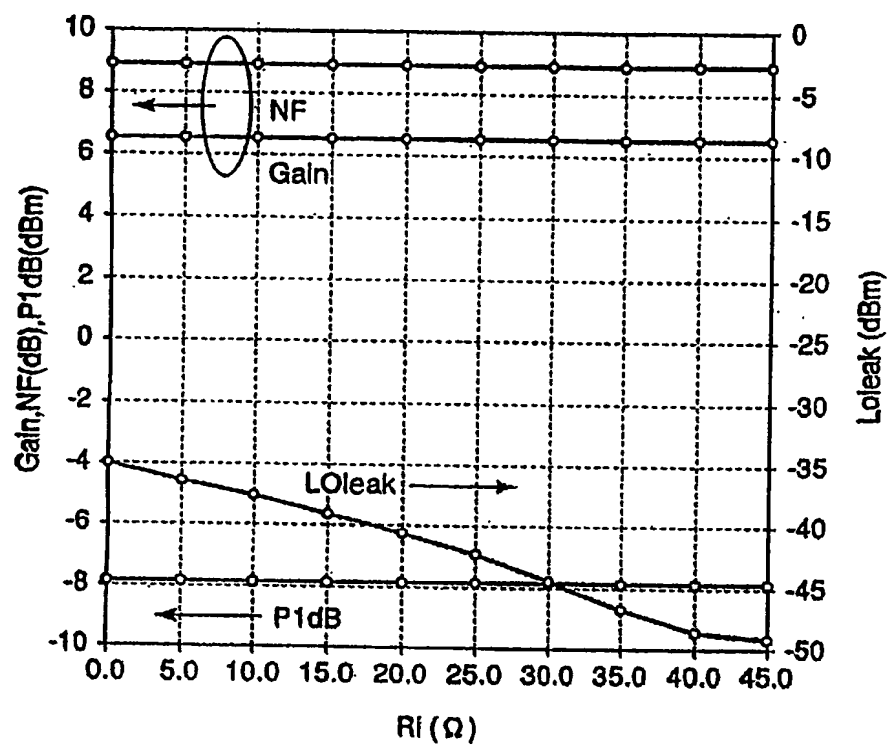
第7図



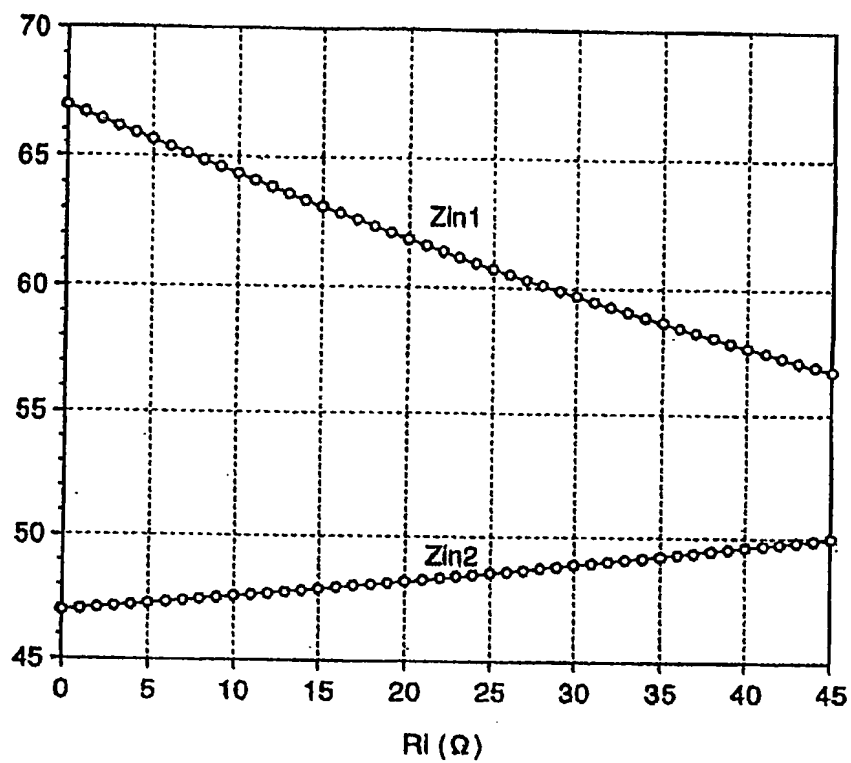
第8図



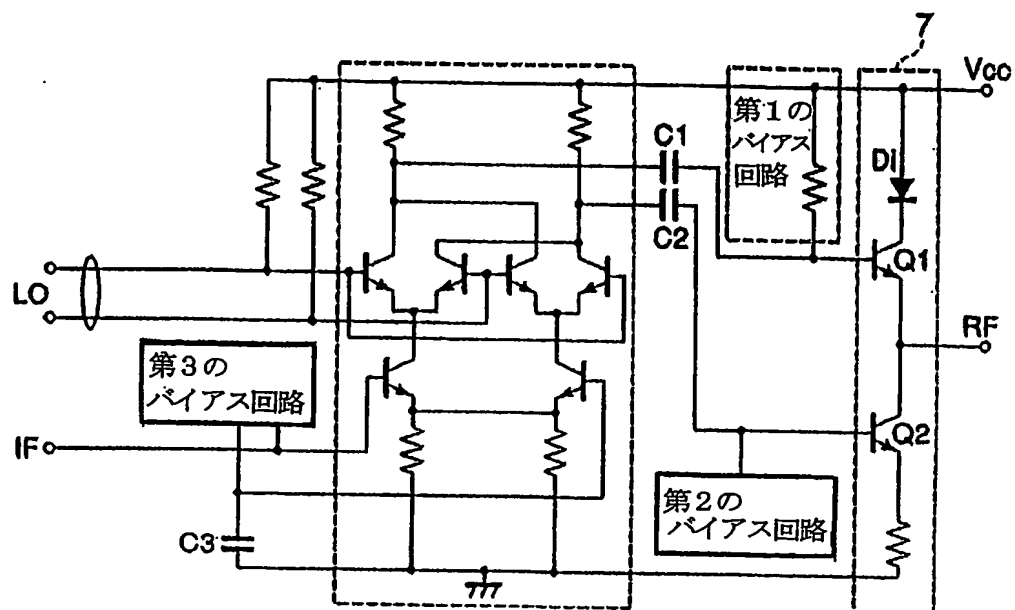
第9図



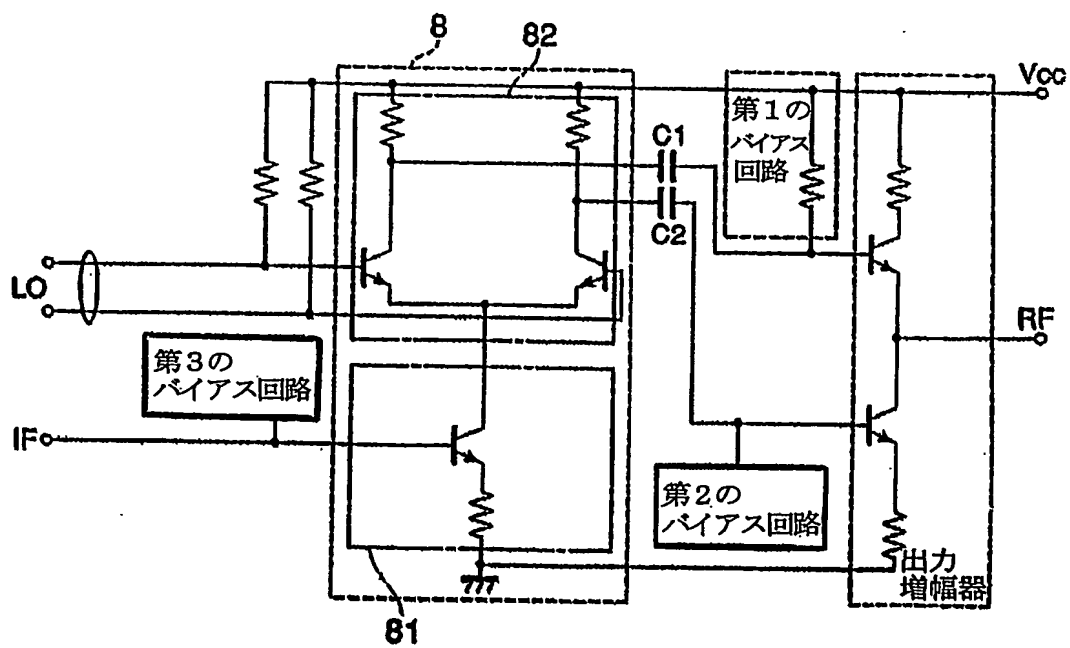
第 10 図



第 1 1 図



第 1 2 図



第 1 3 図

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/11401

**A. CLASSIFICATION OF SUBJECT MATTER**  
Int.Cl.<sup>7</sup> H03F3/30, H03D7/14

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)  
Int.Cl.<sup>7</sup> H03F3/30, H03D7/14

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched  
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003  
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 34872/1974 (Laid-open No. 124848/1975) (Hitachi, Ltd.), 13 October, 1975 (13.10.75), (Family: none)	1-4
X	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 19841/1972 (Laid-open No. 95543/1973) (Sharp Corp.), 14 November, 1973 (14.11.73), (Family: none)	1-4
A	JP 60-180206 A (Matsushita Electric Industrial Co., Ltd.), 14 September, 1985 (14.09.85), (Family: none)	5-9

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
11 December, 2003 (11.12.03)

Date of mailing of the international search report  
24 December, 2003 (24.12.03)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H03F3/30 H03D7/14

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> H03F3/30 H03D7/14

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2003年  
 日本国登録実用新案公報 1994-2003年  
 日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	日本国実用新案登録出願49-34872号 (日本国実用新案登録出願公開50-124848号) の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム (株式会社日立製作所) 1975. 10. 13 (ファミリーなし)	1-4

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」 口頭による開示、使用、展示等に言及する文献  
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」 同一パテントファミリー文献

国際調査を完了した日

11. 12. 03

国際調査報告の発送日

24.12.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)  
 郵便番号100-8915  
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

佐藤 敬介

5W

9196

電話番号 03-3581-1101 内線 3574



C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	日本国実用新案登録出願 47-19841 号 (日本国実用新案登録 出願公開 48-95543 号) の願書に添付した明細書及び図面の 内容を撮影したマイクロフィルム (シャープ株式会社) 1973. 11. 14 (ファミリーなし)	1-4
A	JP 60-180206 A (松下電器産業株式会社) 1985. 09. 14 (ファミリーなし)	5-9